

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-46146

(43) 公開日 平成9年(1997)2月14日

(51) Int. Cl. °	識別記号	F I
H03F 3/30		H03F 3/30
G11B 5/027	502 9559-5D	G11B 5/027 502 Z

審査請求 未請求 請求項の数4 F D (全7頁)

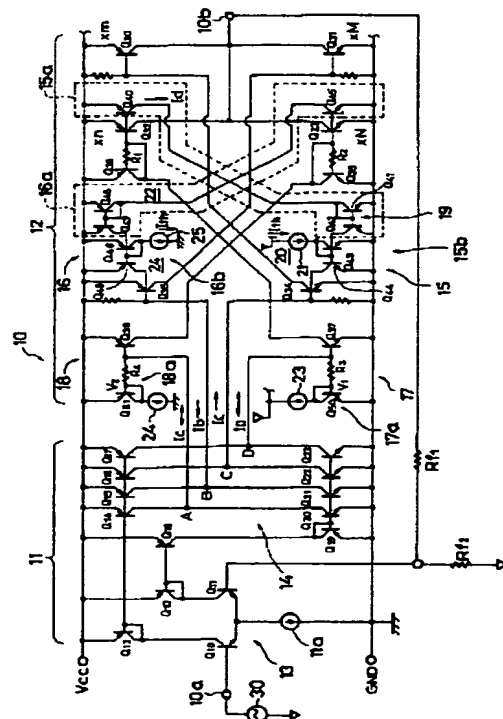
(21) 出願番号	特願平7-214262	(71) 出願人	000116024 ローム株式会社 京都府京都市右京区西院溝崎町21番地
(22) 出願日	平成7年(1995)7月31日	(72) 発明者	船橋 裕之 京都市右京区西院溝崎町21番地 ローム株式会社内
		(72) 発明者	藤沢 雅憲 京都市右京区西院溝崎町21番地 ローム株式会社内
		(74) 代理人	弁理士 梶山 信是 (外1名)

(54) 【発明の名称】 低電圧駆動のオーディオ信号増幅回路およびこれを用いた音響機器

(57) 【要約】

【課題】 信号歪を低減でき、アイドリング電流のばらつきを抑え、かつ、アイドリング電流を抑制することができ、電池1本程度の低電圧で駆動できるオーディオ信号増幅回路およびこれを用いた音響機器を提供することにある。

【解決手段】 B級プッシュプル動作の第1の出力段回路とA級動作の第2の出力段回路とを設け、検出回路により第2の出力段回路の出力信号のレベルについての検出信号を得て、所定値未満の小信号入力時には第2の出力段回路によりA級動作をさせ、所定値以上の信号入力時には第1および第2の出力段回路によりB級プッシュプル動作+A級動作をさせる。



【特許請求の範囲】

【請求項 1】 B 級プッシュプル動作の第 1 の出力段回路と、 A 級動作の第 2 の出力段回路と、これら第 1 および第 2 の出力段回路をそれぞれ駆動するために第 1、第 2 の駆動信号を発生する入力段回路と、前記第 1 の駆動信号を受けて前記第 2 の出力段回路を駆動する第 1 の駆動回路と、前記第 2 の出力段回路の出力信号のレベルを検出する検出回路と、この検出回路から検出信号と前記第 2 の駆動信号とを受けて前記出力信号のレベルが所定値以上になったときに前記第 1 の出力段回路を動作させる第 2 の駆動回路とを備える低電圧駆動のオーディオ信号増幅回路。

【請求項 2】 前記検出回路は、前記第 2 の出力段回路の出力トランジスタのベース端子、コレクタおよびエミッタのいずれかの端子にそれぞれベース端子とコレクタおよびエミッタのいずれかの端子とが対応して接続されたトランジスタを有し、このトランジスタにより前記検出信号を得る請求項 1 記載の低電圧駆動のオーディオ信号増幅回路。

【請求項 3】 前記第 1 および第 2 の駆動信号は、それぞれ位相が反転関係にある 2 つの電流信号からなり、前記第 2 の駆動回路は前記所定値分だけの電流が強制的に流されるカレントミラーにより前記電流信号から前記所定値分をキャンセルするものであって、さらに前記所定値分の電流が前記検出回路の検出信号の電流値によりキャンセルされる請求項 1 記載の低電圧駆動のオーディオ信号増幅回路。

【請求項 4】 B 級プッシュプル動作の第 1 の出力段回路と、 A 級動作の第 2 の出力段回路と、これら第 1 および第 2 の出力段回路をそれぞれ駆動するために第 1、第 2 の駆動信号を発生する入力段回路と、前記第 1 の駆動信号を受けて前記第 2 の出力段回路を駆動する第 1 の駆動回路と、前記第 2 の出力段回路の出力信号のレベルを検出する検出回路と、この検出回路から検出信号と前記第 2 の駆動信号とを受けて前記出力信号のレベルが所定値以上になったときに前記第 1 の出力段回路を動作させる第 2 の駆動回路とを有し、前記検出回路が、前記第 2 の出力段回路の出力トランジスタのベース端子、コレクタおよびエミッタのいずれかの端子にそれぞれベース端子とコレクタおよびエミッタのいずれかの端子とが対応して接続されたトランジスタを有し、このトランジスタにより前記検出信号を得るオーディオ信号増幅回路を備える音響機器。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】 この発明は、低電圧駆動のオーディオ信号増幅回路およびこれを用いた音響機器に関し、詳しくは、電池 1 本程度で駆動される、ポータブルの磁気テーププレーヤやポータブル CD (コンパクトディスク) プレーヤなどの携帯用音響機器において、アイ

ドリング電流を少なくしても信号歪みが発生し難く、消費電力を低減できるような低電圧駆動のオーディオ信号増幅回路に関する。

【 0 0 0 2 】

【従来の技術】 従来のポータブル磁気テーププレーヤやポータブル CD プレーヤでは、乾電池で駆動され、その本数は、1 本から 2 本程度である。従って、内蔵されるオーディオ回路の電源電圧は、1. 2 V あるいは 2. 4 V 程度でしかない。しかも、多くの場合ステレオ機能を備えていて、その出力段の回路は、2 系統になっている。このようなポータブル形の音響機器では、駆動電源を電池 1 本とするような要請が強く、長時間演奏が要求される。そのため、無信号時のアイドリング電流をできるだけ低減することが望ましい。

【 0 0 0 3 】 図 2 は、電池 1 本で駆動されるこの種のステレオオーディオ増幅回路の出力回路の例であって、左右のうちの 1 チャンネル分を示している。1 は、入力端子 3 に入力信号を受けてドライブ信号を発生する出力回路 5 の入力段回路であり、2 は、出力端子 4 に対してプッシュプルの出力を発生する出力段回路である。出力段回路 2 は、出力トランジスタ Q1、Q2 と、これらトランジスタにカレントミラー接続されたカレントミラードライブのダイオード接続トランジスタ Q3、Q4 と、トランジスタ Q3 のエミッタ側と電源ライン Vcc との間に接続されたトランジスタ Q5、そしてトランジスタ Q4 のエミッタ側とグランド GND との間に接続されたトランジスタ Q6 とからなり、入力段回路 1 からの出力により駆動される。ここで、トランジスタ Q3、Q4 と、トランジスタ Q5、Q6 (そのベース) は、入力段回路 1 からの信号によりこれと逆相の信号でそれぞれ駆動される。

【 0 0 0 4 】 信号入力時には、入力段回路 1 から入力された信号の位相に応じて、正側の半サイクルの増幅のときには上流側のトランジスタ Q5 を OFF にしてトランジスタ Q3 に流れるアイドリング電流を抑制し、上流側のトランジスタ Q1 だけを動作させる。負側の半サイクルの増幅のときには上流側のトランジスタ Q6 を OFF にしてトランジスタ Q4 のアイドリング電流を抑制し、下流側のトランジスタ Q2 だけを動作させてアイドリング電流の低減を図る。また、無信号時には、上流側のトランジスタ Q5 と、下流側のトランジスタ Q6 を入力段回路 1 からの出力によりそれぞれ ON にする。これにより、無信号時のアイドリング電流を低減しても十分な出力電流を得ることが可能となる。

【 0 0 0 5 】

【発明が解決しようとする課題】 カレントミラードライブのこのようなトランジスタ Q3、Q4 に流れる電流を阻止する回路にあっては、トランジスタ Q5、Q6 を ON させる動作時の、Vsat 電圧 (エミッターコレクタ間の飽和電圧) のばらつきにより、トランジスタ Q3、Q4 に流れるアイドリング電流にばらつきが生じ易い。その結

果、低電圧駆動のオーディオ増幅回路にあって、アイドリング電流が低い方にばらついた場合には信号歪みが増加する。この信号歪みを防止するために、アイドリング電流を、あらかじめ高めに設定しておく設計になるが、この場合、高い方にばらついた場合には消費電流がより増加する問題がある。この発明の目的は、このような従来技術の問題点を解決するものであって、信号歪を低減でき、アイドリング電流のばらつきを抑え、かつ、アイドリング電流を抑制することがき、電池 1 本程度の低電圧で駆動できるオーディオ信号増幅回路およびこれを用いた音響機器を提供することにある。

【 0 0 0 6 】

【課題を解決するための手段】このような目的を達成するためのこの発明の低電圧駆動のオーディオ信号増幅回路およびこれを用いた音響機器の特徴は、B 級プッシュプル動作の第 1 の出力段回路と、A 級動作の第 2 の出力段回路と、これら第 1 および第 2 の出力段回路をそれぞれ駆動する信号を発生する入力段回路と、第 2 の出力段回路の出力信号のレベルを検出する検出回路と、この検出回路から検出信号を受けて出力信号のレベルが所定値以上になったときに第 1 の出力段回路を動作させる駆動回路とを備えるものである。

【 0 0 0 7 】

【発明の実施の形態】このように、B 級プッシュプル動作の第 1 の出力段回路と A 級動作の第 2 の出力段回路とを設け、検出回路により第 2 の出力段回路の出力信号のレベルについての検出信号を得て、所定値未満の小信号入力時には第 2 の出力段回路により A 級動作をさせ、所定値以上の信号入力時には第 1 および第 2 の出力段回路により B 級プッシュプル動作 + A 級動作をさせる。

【 0 0 0 8 】これにより、アイドリング電流は、小信号入力時に動作する A 級動作の第 2 の出力段回路を主体とすればよいので、ばらつきのない安定なアイドリング電流が設定でき、ばらつきを考慮せずにアイドリング電流値を低い値にできる。また、検出回路を第 2 の出力段回路の出力トランジスタのベース端子と、コレクタおよびエミッタのいずれかの端子に対応するそれぞれの端子が接続されたトランジスタで構成すれば、第 2 の出力段回路の動作から第 1 の出力段回路の動作を加えた第 1 の出力段回路 + 第 2 の出力段回路の動作への切換は、第 2 の出力段回路の出力トランジスタのベース端子と、コレクタおよびエミッタのいずれかの端子に対応するそれぞれの端子が接続されたパラレル接続のトランジスタを有する検出回路により行うことができるので、低電圧においても動作可能である。また、小信号時には A 級動作であり、それより大きな信号入力に対しては A 級動作に加えて B 級動作を加算して出力するために、小さい入力信号レベルでは A 級動作が主体となるため、たとえアイドリング電流が小さくても全体としてのクロスオーバー歪みを小さく抑えることができる。

【 0 0 0 9 】

【実施例】図 1 は、この発明の低電圧駆動のオーディオ信号増幅回路を適用した一実施例のオーディオ出力回路を中心としたブロック図である。図 1 において、1 0 は、電池 1 本で駆動されるステレオオーディオ回路であって、左右の出力回路のうちの 1 チャネルを示している。なお、左右の出力回路は、同一の構成とする。1 1 は、その入力段回路であり、1 2 は、その出力段回路である。入力段回路 1 1 は、差動アンプ 1 3 とドライブ信号生成回路 1 4 とからなる。差動アンプ 1 3 は、差動トランジスタ Q10、Q11 と、これらの下流に設けられた定電流源 1 1 a、そして、それぞれのコレクタ側に挿入されたダイオード接続のトランジスタからなるアクティブ負荷 Q12、Q13 とからなり、トランジスタ Q10 のベースに入力端子 1 0 a を介してプリアンプ 3 0 からの入力信号を受ける。

【 0 0 1 0 】ドライブ信号生成回路 1 4 は、電源ライン Vcc にエミッタ側が接続された上流側のトランジスタ Q14、Q15、Q16、Q17 と、これらの下流でそれぞれのトランジスタのコレクタにコレクタが接続され、エミッタ側がグランド GND に接続されたトランジスタ Q20、Q21、Q22、Q23 とを有している。上流側のトランジスタ Q14、Q15、Q16、Q17 は、それぞれアクティブ負荷のトランジスタ Q12 にカレントミラー接続され、これらトランジスタが並列に駆動される。下流側のトランジスタ Q20、Q21、Q22、Q23 は、下流に配置されたダイオード接続のトランジスタ Q19 にカレントミラー接続され、トランジスタ Q19 の上流には、それぞれアクティブ負荷のトランジスタ Q13 にカレントミラー接続されるトランジスタ Q18 が設けられていて、これらトランジスタ Q18、Q19 を介して出力電流が取り出され、これによりトランジスタ Q20、Q21、Q22、Q23 が並列に駆動される。

【 0 0 1 1 】そこで、トランジスタ Q14 と Q20 のコレクタ同士が接続された接続点 A、トランジスタ Q15 と Q21 のコレクタ同士が接続された接続点 B、トランジスタ Q16 と Q22 のコレクタ同士が接続された接続点 C、トランジスタ Q17 と Q23 のコレクタ同士が接続された接続点 D には、それぞれにほぼ等しい 4 つの電流出力を得ることができる。これら接続点の出力電流 I a、I b、I c、I d により出力段回路 1 2 のこれらに対応して設けられた各ドライブ回路がそれぞれ駆動される。出力段回路 1 2 は、B 級プッシュプル出力段回路を構成するトランジスタ Q30、Q31 と、微小信号入力に対応して A 級の出力段回路を構成するトランジスタ Q32、Q33 と、これらの出力段回路の各トランジスタをドライブをするドライブ回路 1 5、1 6、1 7、1 8 とからなる。

【 0 0 1 2 】ドライブ回路 1 5、1 6 は、B 級プッシュプルの出力段回路（トランジスタ Q30、Q31）を駆動する入力電流信号をカレントミラーにより所定値分（前記の I th）だけキャンセルし、さらにこの電流値 I th をトラ

5

ンジスタからの検出電流値 I_d 分だけキャンセルすることで電流値 I_{th} 検出電流値 I_d 分だけ入力電流信号を低減させたドライブ電流を発生させる。これにより、カレントミラーにより受けて前記のキャンセル電流値 I_{th} から電流値 I_d 分だけ低減させた入力電流信号により B 級プッシュプル出力段回路を駆動する。そして、出力値が電流値 I_d を越えるような大きな入力電流信号のときに、入力電流信号をそのまま B 級プッシュプル出力段回路に加えて駆動する。一方、ドライブ回路 17、18 は、A 級の出力段回路をそれぞれの位相の入力電流信号

【0013】ドライブ回路 15 は、ドライブトランジスタ Q34 と、出力電流検出回路 15 a、そして駆動電流キャンセル回路 15 b とからなる。ドライブトランジスタ Q34 は、トランジスタ Q30 のベースにコレクタが接続されエミッタがグランド GND に接続されたプッシュ出力側ドライブのランジスタである。出力電流検出回路 15 a は、トランジスタ Q32 のコレクタ電流検出用のトランジスタであって、トランジスタ Q32 にパラレルに接続されたトランジスタ Q40 と、カレントミラー 19 とからなる。カレントミラー 19 は、コレクタがトランジスタ Q40 のコレクタに接続されこれの下流に配置されてエミッタ側がグランド GND に接続され、検出された電流 I_d を受けるダイオード接続のトランジスタ Q41 とその出力側のトランジスタ Q42 とからなる。

【0014】駆動電流キャンセル回路 15 b は、カレントミラー 20 と電流値 I_{th} の定電流源 21 とにより構成され、カレントミラー 20 は、定電流源 21 からの電流値 I_{th} を入力側に受けるダイオード接続のトランジスタ Q43 とドライブ電流を分流させる出力側のトランジスタ Q44 とからなる。トランジスタ Q44 は、電流をシンクさせるコレクタ側がトランジスタ Q34 のベースに接続され、エミッタがグランド GND に接続されていて、接続点 C からトランジスタ Q34 のベースに入力される電流信号 I_c のうち前記の電流値 I_{th} をグランド GND へとシンクさせる。電流値 I_{th} を受けるトランジスタ Q43 のベース側は、カレントミラー 19 の出力側のトランジスタ Q42 のコレクタに接続されていて検出された電流 I_d 分が電流値 I_{th} から減算される。その結果、接続点 C からトランジスタ Q34 のベースに入力される電流信号 I_c のうちグランド GND へとシンクされる電流値は、電流値 $I_{th} - I_d$ になる。そして、検出電流 I_d が電流源 21 の電流値 I_{th} を越えたときには、トランジスタ Q34 のベースに入力される電流信号 I_c のすべてによりトランジスタ Q34 が駆動され、それによりトランジスタ Q30 の駆動されて、上側半サイクルの信号が出力される。なお、ここでは、出力トランジスタ Q30 のエミッタ面積は、トランジスタ Q34 のエミッタ面積の m 倍になっている。

【0015】ドライブ回路 16 は、ドライブトランジスタ Q35 と、出力電流検出回路 16 a、そして駆動電流キ

6

ャンセル回路 16 b とからなる。ドライブトランジスタ Q35 は、トランジスタ Q31 のベースにコレクタが接続されエミッタが電源ライン V_{cc} に接続されたプル出力側ドライブのトランジスタである。出力電流検出回路 16 a は、出力電流検出回路 15 a と同様な回路であって、検出電流がシンク電流になる点でこれとは相違する。この回路は、トランジスタ Q33 のコレクタ電流検出用のトランジスタであって、トランジスタ Q33 にパラレルに接続されたトランジスタ Q45 と、カレントミラー 22 とからなる。カレントミラー 22 は、コレクタが下流に位置するトランジスタ Q45 のコレクタに接続されエミッタ側が電源ライン V_{cc} に接続され、検出された電流 I_d を流出するダイオード接続のトランジスタ Q46 とその出力側のトランジスタ Q47 とからなる。

【0016】駆動電流キャンセル回路 16 b は、カレントミラー 24 と定電流源 25 により構成され、また、カレントミラー 24 は、定電流源 25 へと電流値 I_{th} を吐き出すダイオード接続のトランジスタ Q48 と流出電流を発生する出力側のトランジスタ Q49 とからなる。トランジスタ Q49 は、電流を吐き出すコレクタ側がトランジスタ Q35 のベースに接続され、エミッタが電源ライン V_{cc} に接続されていて、接続点 B によりトランジスタ Q35 のベースから引き出される電流信号 I_b のうち前記の電流値 I_{th} 分の吐き出しにより、その分減算される。電流値 I_{th} を吐き出すトランジスタ Q49 のベース側は、カレントミラー 22 の出力側のトランジスタ Q47 のコレクタに接続されていて検出された電流 I_d 分が吐き出しにより同様にその分電流値 I_{th} から減算される。その結果、接続点 B によりトランジスタ Q35 のベースから引き出される電流信号 I_b のうち、それに加算されて吐き出される電流値は、電流値 $I_{th} - I_d$ になる。そして、電流源 25 の電流値 I_{th} を検出電流 I_d が越えたときには、トランジスタ Q35 のベースから引き出される電流信号は、信号電流 I_b すべてになり、これによりトランジスタ Q35 が駆動され、それによりトランジスタ Q31 の駆動されて、下側半サイクルの信号が出力される。なお、ここでは、出力トランジスタ Q31 のエミッタ面積は、トランジスタ Q35 のエミッタ面積の M 倍になっている。

【0017】ドライブ回路 17 は、ドライブトランジスタ Q36 とこれの下流に設けられたトランジスタ Q37、そしてバイアス回路 17 a とからなる。ドライブトランジスタ Q36 は、トランジスタ Q32 のベースに抵抗 $R1$ を介してカレントミラーが接続されエミッタが電源ライン V_{cc} に接続されたトランジスタであり、そのエミッタ面積は、トランジスタ Q32 の $1/n$ になっている。トランジスタ Q37 は、上流のトランジスタ Q36 のコレクタにコレクタが接続されエミッタがグランド GND に接続されたトランジスタである。バイアス回路 17 a は、定電流源 23 とこれの下流でグランド GND との間に挿入されたダイオード接続のトランジスタ Q50 とからなり、トラン

ジスタQ50に定電流を流すことで、定電圧をこれらの接続点V1に発生して接続点V1の電圧を抵抗R3を介してトランジスタQ37のベースに加えて、これをバイアスする。

【0018】ドライブ回路18は、ドライブトランジスタQ38とこれの上流に設けられたトランジスタQ39、そしてバイアス回路18aとからなる。ドライブトランジスタQ38は、トランジスタQ33のベースに抵抗R2を介してカレントミラーが接続されエミッタが電源ラインVccに接続されたトランジスタであり、トランジスタQ39は、トランジスタQ38のコレクタにコレクタが接続されエミッタが電源ラインVccに接続されたトランジスタである。バイアス回路18aは、定電流源24とこれの上流で電源ラインVccとの間に挿入されたダイオード接続のトランジスタQ51とからなり、トランジスタQ51に定電流を流すことで、定電圧をこれらの接続点V2に発生して接続点V2の電圧を抵抗R4を介してトランジスタQ39のベースに加えて、これをバイアスする。

【0019】次に、その動作を説明すると、まず、上側半サイクルの入力信号があつて、これにより発生する検出電流I_dの値が前記の定電流I_{th}よりも小さいとき、すなわち、I_{th}<I_dのときには、I_{th}-I_dの電流がトランジスタQ43に流れる。そこで、接続点CからトランジスタQ34のベースに入力される電流信号は、トランジスタQ43とカレントミラー接続のトランジスタQ44によりそのうちI_{th}-I_d分の電流が分流されてグランドGNDへとシンクされる。これにより接続点Cに発生するドライブ信号がI_{th}-I_d分だけキャンセルされる。トランジスタQ44によるI_{th}-I_d分のシンク動作は、I_{th}=I_dになるまでの間行われ、I_{th}<I_dになったときには、入力される電流信号はシンクされなくなる。このときには、接続点CからトランジスタQ34のベースに入力される電流信号のすべてがトランジスタQ34のベースに加えられて、トランジスタQ30が駆動される。その結果、接続点CからトランジスタQ34のベースに入力される電流信号に応じてI_{th}<I_dの範囲でトランジスタQ30が動作してこれによりブッシュ側の出力を出力端子10bに発生させる。

【0020】次に、下側半サイクルの入力信号があつて、これにより発生する検出電流I_dの値が前記の定電流I_{th}よりも小さいとき、すなわち、I_{th}<I_dのときには、I_{th}-I_dの電流がトランジスタQ48に流れる。そこで、接続点BによりトランジスタQ35のベースから引き出される電流信号は、トランジスタQ48とカレントミラー接続のトランジスタQ49によりそのうちI_{th}-I_d分の電流が吐き出される。これにより接続点Bに発生するドライブ信号がI_{th}-I_d分だけキャンセルされる。トランジスタQ48によるI_{th}-I_d分の吐き出し動作は、前記と同様にI_{th}=I_dになるまでの間行われ、I_{th}<I_dになったときには、電流信号は吐き出されな

くなる。このときには、接続点BによりトランジスタQ35のベースから引き出される電流信号のすべてがトランジスタQ35のベースに加えられて、トランジスタQ31が駆動される。その結果、接続点BからトランジスタQ35のベースに入力される電流信号に応じてI_{th}<I_dの範囲でトランジスタQ31が動作してこれによりプル側の出力を出力端子10bに発生させる。

【0021】このことにより、I_{th}<I_dを成立させるような大きな入力信号については、A級の出力段回路を構成するトランジスタQ32、Q33の動作に加えて、B級ブッシュブル出力段回路を構成するトランジスタQ30、Q31の出力動作が行われる。なお、ここでは、説明の都合上、上側半サイクルと下側半サイクルの検出電流値と定電流値をそれぞれI_{th}、I_dで同一の記号をもって説明しているが、これらは動作上で実質的に同じであればよく、必ずしも同一な電流値を意味するものではない。

【0022】さて、ドライブ回路17、18は、それぞれ接続点D、Aにおいて吐き出され、あるいはシンクされるドライブ電流I_a、I_dに応じてそれぞれのトランジスタQ37、Q39が駆動され、これに応じてトランジスタQ36、Q38が動作してそれぞれの出力段回路トランジスタQ32、Q33がトランジスタQ36、Q38が駆動されて、A級動作で出力端子10bに出力を発生する。なお、トランジスタQ32、Q33のベースとトランジスタQ36、Q38のベースとの間にはそれぞれ抵抗R1、R2が挿入されているが、これと前記の抵抗R3、R4の値によりこのA級動作の入力信号レベルと前記B級動作の入力信号レベルとの調整が図られる。また、出力端子10b側から差動アンプ13のトランジスタQ11のベースへ電圧帰還をかけるために、抵抗Rf1、抵抗Rf2が設けられている。

【0023】さて、このような回路にあつては、B級動作をさせる信号についての接続点C、Bの駆動系のアイドリング電流は、ほとんど“0”に近い値に設定できる。また、微小信号系のA級動作の駆動系である接続点D、Aの駆動系のアイドリング電流は、微小信号レベルの増幅動作であるので、前記のバイアス回路17a、18aによって小さい値に制限でき、しかも、アイドリング電流は、ばらつきは小さい。また、微小信号は、A級動作で行われるので、信号歪みを低減できる。さらに、大きな入力信号については、従来のようなカレントミラードライブにおけるON/OFF動作ではないのでアイドリング電流のばらつきに影響されないで済む。

【0024】出力電流検出回路15a、16aは、トランジスタ1段によるカレントミラーと、これに直列に接続される検出側のトランジスタで構成され、検出側のトランジスタが出力トランジスタQ32、Q33と平行に接続されているので、カレントミラーのトランジスタのベースと検出側のトランジスタのベースが独立している。そこで、2つのトランジスタのベース電圧について

積み上げバイアスをする必要がない。その結果、ベース-エミッタ間の順方向電圧である 0.7 V とコレクター-エミッタ間 $V_{CE(sat)}$ 電圧である 0.2 V の和である 0.9 V 程度の電源ライン V_{CC} 電圧で動作させることができる。

【0025】

【発明の効果】以上説明してきたように、この発明においては、アイドリング電流は、小信号入力時に動作する A 級動作の第 2 の出力段回路を主体とすればよいので、ばらつきのない安定なアイドリング電流が設定でき、ばらつきを考慮せずにアイドリング電流値を低い値にできる。また、第 2 の出力段回路の動作から第 1 の出力段回路の動作を加えた第 1 の出力段回路 + 第 2 の出力段回路の動作の切換を、第 2 の出力段回路の出力トランジスタのベース端子と、コレクタおよびエミッタのいずれかの端子に対応するそれぞれの端子が接続されたパラレル接続のトランジスタを有する検出回路により行えば特に低電圧において動作が可能である。また、小信号時には A 級動作であり、それより大きな信号入力に対しては A 級

動作に加えて B 級動作を加算して出力するために、小さい入力信号レベルでは A 級動作が主体となるため、たとえばアイドリング電流が小さくても全体としてのクロスオーバー歪みを小さく抑えることができる。

【図面の簡単な説明】

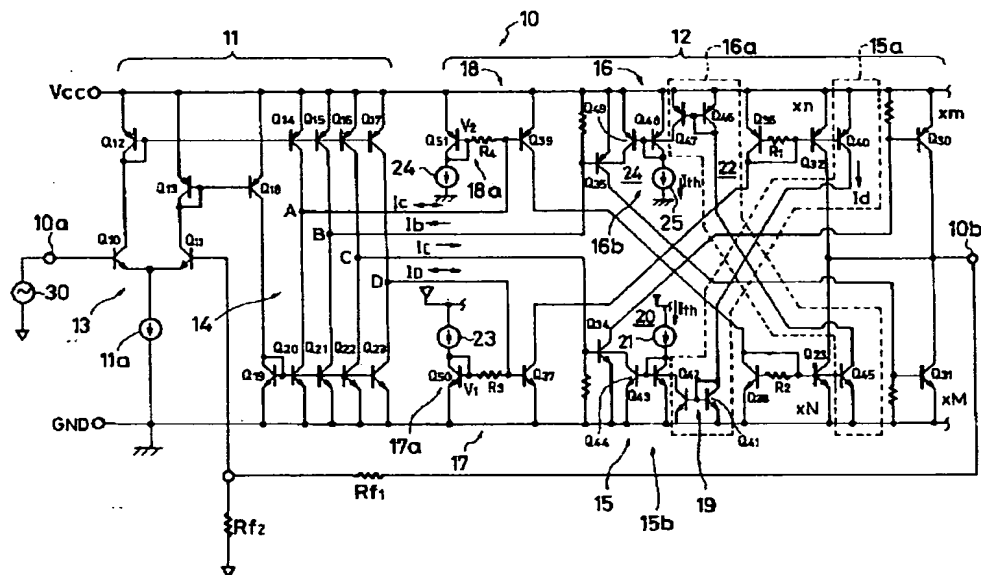
【図 1】図 1 は、この発明の低電圧駆動のオーディオ信号増幅回路を適用した一実施例のオーディオ出力回路を中心としたブロック図である。

【図 2】図 2 は、従来の電池駆動の音響機器のオーディオ出力回路を中心としたブロック図である。

【符号の説明】

1, 11…入力段回路、2, 12…出力段回路、3, 10a…入力端子、4, 10b…出力端子、5…出力回路、13…差動アンプ、14…ドライブ信号生成回路、15, 16, 17, 18…ドライブ回路、15a, 16a…出力電流検出回路、15b, 16b…駆動電流キャンセル回路、17a, 18a…バイアス回路、Q1~Q51…トランジスタ。

【図 1】



【図 2】

